

GENERALITES SUR LES CONDENSATEURS CERAMIQUE

GENERAL INFORMATION ON CERAMIC CAPACITORS

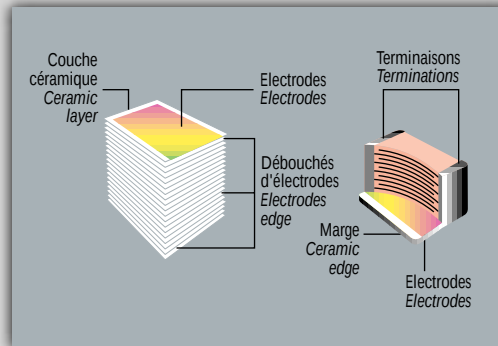
PRESENTATION GENERALE

CONSTRUCTION DE BASE

L'appellation "Condensateur Céramique" fait référence au diélectrique à partir duquel les condensateurs sont réalisés. Cette céramique est un matériau synthétique obtenu par traitement thermique à haute température d'un mélange d'oxydes judicieusement sélectionnés. Les propriétés et performances de ces diélectriques sont détaillées au chapitre des caractéristiques technologiques.

Les condensateurs céramique multicouches se présentent sous forme de blocs monolithiques de céramique intégrant deux jeux d'électrodes planes interdigitées. Ces électrodes sont décalées les unes par rapport aux autres pour que les deux jeux puissent déboucher sur deux faces opposées du bloc (voir schéma ci-contre).

Cette structure, simple en apparence, nécessite toutefois, pour atteindre les niveaux de performances et de qualité demandés aujourd'hui, une grande sophistication des matériaux et des techniques de fabrication.



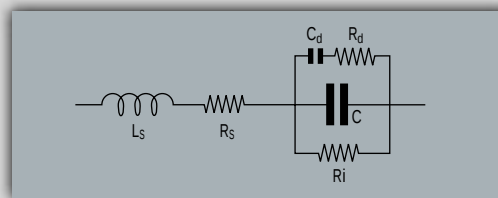
Multilayer ceramic capacitors are made in the form of monolithic ceramic packages embedding two sets of interdigitized plane electrodes. These electrodes are shifted each other so that the edges of each set alternately emerge on the opposite sides of the package (see drawing below).

This architecture, apparently simple, requires advanced sophistication in materials and production techniques to achieve the performance and quality needed.

SCHEMA EQUIVALENT DU CONDENSATEUR

Le condensateur parfait n'existe pas. En pratique c'est un composant complexe, aussi bien résistif et selfique que capacitif, qui peut être représenté par le schéma ci-dessous :

- L_s Inductance série.
- R_s Résistance des électrodes et des terminaisons.
- R_i Résistance d'isolement.
- C_d Capacité résultant de l'absorption du diélectrique.
- R_d Résistance équivalente aux pertes du diélectrique.
- C Capacité.



Les termes résistifs sont à l'origine des échauffements en fonctionnement sous courant alternatif. La résistance série équivalente (ESR) est la somme de tous ces termes et son expression simplifiée est :

$$ESR = R_s + T_g \delta_d / C \cdot \omega + 1 / R_i C^2 \omega^2 \text{ avec } T_g \delta_d = R_d C_d \omega$$

Selon la gamme de fréquences, la part de ces diverses contributions est plus ou moins prépondérante. En particulier, le terme $1 / R_i C^2 \omega^2$ devient rapidement négligeable lorsque la fréquence augmente. Le terme R_s dépend de la géométrie du condensateur mais, par le choix de matériaux appropriés, reste toujours négligeable. La résistance équivalente aux pertes du diélectrique est fonction de la céramique. Très faible pour les céramiques de classe 1, elle ne doit pas être négligée dans le cas des céramiques de classe 2.

L'inductance série L_s est liée aux courants qui circulent dans les électrodes et pourra être quelque peu modulée par leur géométrie. Elle peut toutefois perturber le fonctionnement des condensateurs à fréquence élevée. L'impédance complexe Z s'écrit :

$$Z = R_s^2 + (L_s \cdot \omega - 1/C \cdot \omega)^2$$

Lorsque la fréquence augmente, la composante capacitive des condensateurs sera progressivement annulée jusqu'à la fréquence de résonance f_r à laquelle :

$$Z = R_s \text{ et } LC\omega^2 = 1$$

GENERAL PRESENTATION

BASIC ARCHITECTURE

"Ceramic capacitor" refers to the dielectric used to make capacitors. Ceramic is a synthetic material obtained by submitting a mix of judiciously selected oxides to a high temperature treatment. The properties and performance of these dielectric materials are specified in the chapter titled "Technological features".

EQUIVALENT CAPACITOR DIAGRAM

The perfect capacitor is still to be invented. In practice, it is a complex component combining resistive, inductive and capacitive phenomena. A schematic representation is shown in the diagram below :

- L_s Series inductance.
- R_s Electrodes and terminations resistance.
- R_i Insulation resistance.
- C_d Capacity due to dielectric absorption.
- R_d Resistance equivalent to dielectric losses.
- C Capacitance.

Resistive terms are the cause of heating when the component is supplied with an alternating current. Equivalent series resistance (ESR) is the sum of these terms. Its simplified expression is :

$$ESR = R_s + T_g \delta_d / C \cdot \omega + 1 / R_i C^2 \omega^2 \text{ with } T_g \delta_d = R_d C_d \omega$$

The contribution of each term to heating is more or less preponderant depending on the frequency range. Particularly, the effect of $1 / R_i C^2 \omega^2$ becomes rapidly insignificant when the frequency rises. The effect of R_s depends on the geometry of the capacitor and is always insignificant when appropriate materials are selected. The resistance equivalent to dielectric losses depends on the ceramic : very low with class 1 ceramics, it must be taken into account with class 2 ceramics.

Series inductance L_s depends on the currents running through the electrodes. L_s can be varied to a slight extent by adapting their geometry. Complex impedance Z is expressed as follows :

$$Z = R_s^2 + (L_s \cdot \omega - 1/C \cdot \omega)^2$$

When the frequency rises, the capacitive component of capacitors is gradually canceled up to the resonance frequency f_r , where :

$$Z = R_s \text{ and } LC\omega^2 = 1$$

GENERALITES SUR LES CONDENSATEURS CERAMIQUE

GENERAL INFORMATION ON CERAMIC CAPACITORS

QUALITE ET FIABILITE

MOYENS MATERIELS

De très puissants moyens d'étude, d'investigation et de contrôle, sont utilisés pour vérifier et suivre la qualité des matières premières utilisées et des produits réalisés :

- Microscope électronique à balayage,
- Analyseur à dispersion d'énergie de rayons X (E.D.S.),
- Rhéomètre, viscosimètres,
- Spectromètre infrarouge,
- Chromatographie en phase gazeuse,
- D.S.C.,
- Microscopes métallographiques,
- Radiographie rayons X,
- Méniscographe,
- Bancs de tests en température,
- Bancs de tests en vibrations/chocs,
- Bancs de tests automatiques (C, Tg δ , Ri, en vieillissement),
- Ponts de mesures et analyseur de réseau (de 10 Hz à 40 GHz).

Ces équipements, utilisés par des ingénieurs et techniciens qualifiés, ont permis à **EUROFARAD** d'étudier et de développer des produits de haute qualité répondant aux besoins du marché.

SURVEILLANCE QUALITE DES PRODUCTIONS

Les processus de production **EUROFARAD** comportent une large utilisation de dispositifs automatisés assurant la reproductibilité des fabrications "multicéram" et permettant d'atteindre un haut niveau de qualité. Les contrôles inter-opérations d'ateliers, rigoureusement suivis par le "Service Qualité-Fiabilité", garantissent la haute qualité des produits **EUROFARAD**.

Des interventions systématiques sont réalisées aux différentes étapes de la fabrication (voir diagrammes pages 9 et 34). En particulier, des contrôles quantitatifs et qualitatifs sont effectués sur la totalité des matières premières entrant dans la fabrication de ces condensateurs.

Sur les différentes chaînes de production, des inspections, lot par lot ou pour certaines opérations par prélèvement, sont effectuées. Enfin de nombreuses analyses physico-chimiques sont confiées aux laboratoires par le Service Qualité.

ASSURANCE QUALITE

HOMOLOGATIONS ET QUALIFICATIONS

Au fur et à mesure de la mise en application des codifications intervenues depuis la création des normes en vigueur, différents modèles de condensateurs "multicéram", conformes aux spécifications de ces normes, ont satisfait aux essais du Laboratoire Central des Industries Electroniques (L.C.I.E.), les premières vérifications remontant à 1971.

Sur proposition du Service National de la Qualité (S.N.Q.), le Comité des Composants Electroniques de Cenelec (C.E.C.C.) a prononcé les homologations correspondantes et l'admission en Contrôle Centralisé de Qualité. Cette procédure a entraîné, sur le plan national et sur le plan européen, l'attribution du "Certificat d'agrément de fabricant" reproduit ci-contre pour les condensateurs fixes à diélectrique céramique de classe 1 et de classe 2. Depuis lors, des pièces sont périodiquement prélevées dans la production normale de ces produits pour être contrôlées sous assurance de qualité.



Des homologations et qualifications complémentaires, spécifiques à certains domaines d'utilisation se sont ajoutées au fil du temps. Elles témoignent du haut degré de qualité et de fiabilité des condensateurs céramique **EUROFARAD**.

Aujourd'hui, les procédures édictées par le Service Central de la Qualité sont conformes aux exigences de la norme **ISO 9002**.

- Certificat d'agrément de fabricant **EN 29002 (ISO 9002)**,
- Attestation RAQ 2 pour les usines par la DPM/SQ (ex SIAR).

QUALITY AND RELIABILITY

RESOURCES

EUROFARAD uses very powerful design, analysis and test resources to verify and guarantee the quality of materials and products :

- Scanning electronic microscope
- X-ray energy dispersion analyzer (E.D.S.),
- Rheometer, viscometers,
- IR spectrometer,
- Gas phase chromatography,
- D.S.C.,
- Metallography microscopes,
- X-ray radiography,
- Meniscographe,
- Temperature test benches,
- Vibration/shocks test benches,
- Automatic test equipment (C, Tg δ , Ri under ageing test conditions),
- Measurement bridges and network analyzer (from 10 Hz to 40 GHz).

This equipment handled by qualified engineers and technicians have enabled **EUROFARAD** to design and develop high quality products meeting today's market requirements.

QUALITY CONTROL OF EUROFARAD PRODUCTS

EUROFARAD production process includes the extensive use of automated devices with inherent repeatability of "multicéram" products characteristics and high quality levels. Production interstage supervision is rigorously ensured by the Quality-Reliability Department to guarantee the high quality of **EUROFARAD** products.

Systematic inspections are carried out at all stages of manufacture (see diagrams in pages 9 and 34). In particular, quantitative and qualitative inspections are conducted on all raw materials used in the production of capacitors. Batch inspections or sample inspections (for a number of operations) are performed at the different production lines. These are completed by multiple physico-chemical analyzes carried out by independent laboratories.

QUALITY ASSURANCE

CERTIFICATIONS AND APPROVALS

As applicable standard requirements evolved, various "multicéram" capacitors complying with the requirements successfully passed the tests at "Laboratoire Central des Industries Electroniques (L.C.I.E.), first tests dating back to 1971.

Upon proposal of the "Service National de la Qualité" (French quality standards authority), the Electronic Components Committee of Cenelec (C.E.C.C.) granted to **EUROFARAD** the relevant certifications and approval for Centralized Quality Control. This procedure led to the issuance of the Manufacturer Approval Certificate (shown below), widely recognized in France and other European countries, for class 1 and 2 fixed ceramic capacitors. Since then, parts are periodically sampled out for testing under quality assurance control.

Additional certifications and approvals specific to other applications have been granted in the meanwhile. They attest the high quality and reliability level of **EUROFARAD** ceramic capacitors.

The procedures prepared by **EUROFARAD** Central Quality Control organization comply with the requirements of **ISO 9002** standard.

- Manufacturer Approval Certificate **EN 29002 (ISO 9002)**,
- RAQ 2 certificate issued by the French DPM/SQ (formerly SIAR) for **EUROFARAD** factories.

GENERALITES SUR LES CONDENSATEURS CERAMIQUE

GENERAL INFORMATION ON CERAMIC CAPACITORS

ASSURANCE DE QUALITE DANS LE PROCESSUS DE FABRICATION

Tous les lancements en fabrication sont accompagnés de fiches suiveuses d'Assurance Qualité permettant de connaître les contrôles effectués par la fabrication et les interventions du Service Qualité aux différentes étapes de réalisation.

Un système informatisé permet par ailleurs d'assurer les éléments nécessaires à la traçabilité des lots de fabrication.

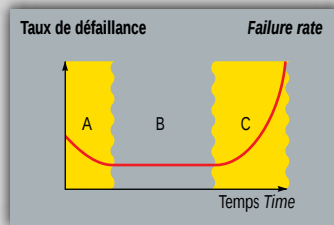
FIABILITE

La fiabilité est la caractéristique d'un produit exprimée par la probabilité d'assurer sans défaillance une fonction déterminée dans des conditions et pendant un temps fixé.

Les normes précisent :

... il est admis que la fiabilité $R(t)$ des composants électroniques s'exprime sous la forme $R(t) = e^{-\lambda t}$, formule dans laquelle λ = taux de défaillance exprimé en $10^{-n}/h$, λ est supposé constant pendant la durée des essais. Les niveaux de fiabilité sont caractérisés par la valeur du taux de défaillance ; le niveau de fiabilité est d'autant plus élevé que λ est faible. Dans les recommandations de la C.E.I., publication 271, les concepts de défaillance sont définis et classés par causes (deux éventualités dont l'une concerne le mauvais emploi : défaillances attribuables à l'application de contraintes au-delà des possibilités données), par vitesses d'apparition (soudaines ou progressives), par degré (partielles ou complètes) ou par motifs combinés. Le graphique ci-contre est un exemple de courbe : taux de défaillance/temps dans lequel les zones A, B et C représentent trois périodes de défaillances :

- A période des défaillances précoces,
- B période à taux de défaillance constant,
- C période des défaillances d'usure.



IN-PRODUCTION QUALITY ASSURANCE

All manufacturing orders are accompanied with quality assurance travel cards to record Quality inspections and actions carried out at all stages of the production process.

A computerized system enables to handle all data required to ensure proper traceability of production batches.

RELIABILITY

The reliability of any product is represented by its capability for fail-safe performance under determined operating conditions over a given period.

Applicable standards specify :

The reliability $R(t)$ of electronic components is given by the formula $R(t) = e^{-\lambda t}$, where λ = failure rate ($10^{-n}/h$), λ being taken constant for the test duration. Reliability levels are characterized by the value of the failure rate and are inversely proportional to λ . In I.E.C. document 271, the failure concepts are identified and classified by causes (mishandling : failures attributable to operating conditions beyond specified limits), sudden or gradual occurrence degrees (partial or complete failure), or combined causes. The curve shown below is typical of a failure rate vs. time where areas A, B, C, are representative of the following failures periods :

- A period of premature failures,
- B period of constant failure rate,
- C period of attrition failures.

CONDENSATEURS A HAUT NIVEAU DE FIABILITE

Pour répondre aux épreuves d'endurance imposées par les normes et d'une façon plus générale, aux demandes particulières sur le plan européen, des essais de vieillissement accélérés sont effectués de façon permanente par le "Service Qualité-Fiabilité" dans le cadre de l'assurance qualité pour l'obtention d'un niveau de fiabilité toujours plus performant.

Les épreuves menées dans des conditions de sévérité toujours plus rigoureuses et de durée parfois prolongée jusqu'à 10 000 heures représentent à ce jour un nombre $> 5.10^9$ heures/composants. L'amélioration constante des processus de fabrication apporte l'assurance d'un taux de défaillance de plus en plus faible (les fig. 1 et 2 sont indicatives et évolutives).

HIGH RELIABILITY CAPACITORS

To meet endurance requirements contained in applicable standards and requirements specific to the European market, accelerated ageing tests are continuously carried out by the Quality-Reliability Department within the scope of a quality assurance plan aimed at achieving ever increasing reliability levels.

The test cycles reproducing the most adverse operating conditions over extended periods (up to 10 000 hours) have logged to date well over 5.10^9 hours/components. Our policy of constant manufacturing process improvements is the best guarantee of ever decreasing failure rates (see figures 1 and 2 below).

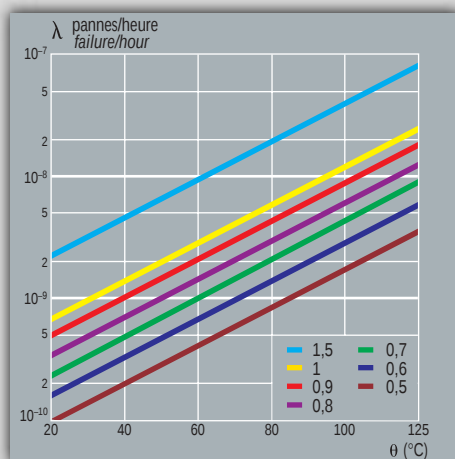


Fig. 1 Taux de défaillance condensateur céramique classe 1 (U appliquée/U nominale 0,5 à 1,5).
Class 1 ceramic capacitors failure rate (test voltage/ rated voltage ratio = 0.5 to 1.5)

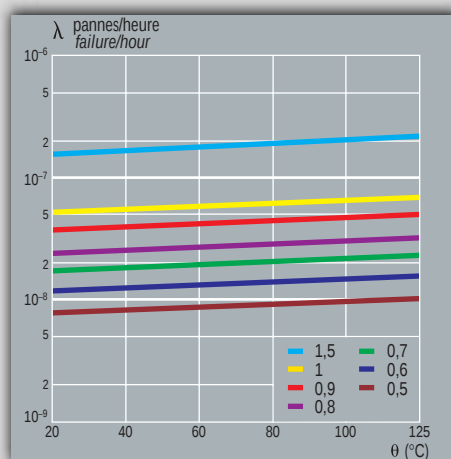


Fig. 2 Taux de défaillance condensateur céramique classe 2 (U appliquée/U nominale 0,5 à 1,5).
Class 2 ceramic capacitors failure rate (test voltage/ rated voltage ratio = 0.5 to 1.5)

GENERALITES SUR LES CONDENSATEURS CERAMIQUE

GENERAL INFORMATION ON CERAMIC CAPACITORS

CARACTERISTIQUES TECHNOLOGIQUES

CERAMIQUES DIELECTRIQUES

Ce sont les éléments clés des condensateurs céramique. Leurs propriétés conditionnent en effet les performances de ces composants.

Il existe principalement deux grandes familles de diélectriques céramique, dites de classe 1 ou de classe 2 :

- les céramiques de classe 1 ont une constante diélectrique ϵ_r faible. En contrepartie, ces matériaux présentent une très grande stabilité sous des contraintes de température, tension ou fréquence,
- les céramiques de classe 2 ont des constantes diélectriques ϵ_r élevées qui sont modulées par les contraintes appliquées au condensateur et la capacité, même en l'absence de contrainte extérieure, présenteront une certaine décroissance dans le temps (dite phénomène "d'ageing").

POSSIBILITES D'APPLICATION DES DIELECTRIQUES CERAMIQUE

Aux spécifications normalisées correspondent des céramiques spécifiques. Leurs propriétés et qualités diélectriques sont optimisées pour chacune de ces spécifications. Les différents modèles de condensateurs céramique décrits dans le présent catalogue suivent donc les recommandations des normes françaises, européennes ou internationales, dont le tableau 1 ci-dessous rappelle les exigences principales :

Tableau 1 : Exigences des principales spécifications.

Spécification EIA	NPO	BX	–	X7R	Z5U	Y5V	EIA specification
Spécification CECC	COG	2X1	2C1	2R1	2E6	2F4	CECC specification
Gamme de températures	– 55°C + 125°C	– 55°C + 125°C	– 55°C + 125°C	– 55°C + 125°C	+ 10°C + 85°C	– 25°C + 85°C	Temperature range
$\frac{\Delta C}{C}$ (hors tension)	± 30 ppm/°C	± 15 %	± 20 %	± 15 %	+ 20 % – 55 %	+ 30 % – 80 %	$\frac{\Delta C}{C}$ (without voltage)
$\frac{\Delta C}{C}$ (sous tension U_{RC})	± 30 ppm/°C	+ 15 % – 25 %	+ 20 % – 30 %	Non spécifié	+ 20 % – 65 %	Non spécifié	$\frac{\Delta C}{C}$ (at rated DC voltage)
Rigidité diélectrique	2,5 U_R	2,5 U_R	2,5 U_R	2,5 U_R	2,5 U_R	2,5 U_R	Dielectric withstanding voltage
Tangente δ max.	0,15 %	2,5 %	2,5 %	2,5 %	2,5 %	5 %	Tangent δ max.
Résistance d'isolement à 20°C à 125°C	1 000 M Ω . μ F 100 M Ω . μ F	1 000 M Ω . μ F 100 M Ω . μ F	1 000 M Ω . μ F 100 M Ω . μ F	1 000 M Ω . μ F Non spécifié	500 M Ω . μ F Non spécifié	100 M Ω . μ F Non spécifié	Insulation resistance at 20°C at 125°C
Endurance à θ max.	1 000 h/2 U_R	1 000 h/2 U_R	1 000 h/2 U_R	250 h/2 U_R	250 h/2 U_R		Life test at θ max.

SPECIFICITES EUROFARAD - PRODUITS SPECIAUX

Les gammes correspondant aux spécifications couvrent la majorité des besoins courants. Mais les modèles référencés dans ce catalogue condensateurs "multiceram" ne représentent qu'une partie de la production. En effet, les Services Techniques et Laboratoires **EUROFARAD** satisfont les demandes les plus diverses qu'elles soient liées à des difficultés de fabrication : micro-électronique, applications particulières... ou à des études spécifiques : compensation en température, très hautes fréquences, tension de service élevée, etc.

C'est pourquoi des réalisations spéciales sont obtenues, soit en modifiant la composition chimique du diélectrique (addition de divers éléments au titane de baryum ou à l'oxyde de titane), soit en intervenant à divers stades des opérations fondamentales de fabrication (méthodes de mise en forme de la céramique, métallisation des terminaisons, soudure des connexions...).

FORMULES DIELECTRIQUES MISES AU POINT PAR LE LABORATOIRE CERAMIQUE EUROFARAD

Céramique classe 1 pour compensation de température.

Exemples : Coefficients de températures nominaux

- k θ 0 ppm (types NPO ou COG classiques)
- k θ – 150 ppm
- k θ – 750 ppm
- k θ – 1 500 ppm
- k θ + 100 ppm

TECHNOLOGICAL FEATURES

CERAMIC DIELECTRICS

These are the key elements of ceramic capacitors as the performance of the components depends on their properties.

There are two main families of ceramic dielectrics, so called class 1 and class 2 :

- class 1 ceramics featuring low dielectric constants ϵ_r with a high stability of materials under temperature, voltage or frequency constraints,
- class 2 ceramics featuring high dielectric constants ϵ_r sensitive to the constraints applied to the capacitor and a tendency to capacitance decrease over the lifecycle of the component (ageing phenomenon) even without any external constraint.

CERAMIC DIELECTRIC APPLICATION CAPABILITIES

Standard specifications cover ceramics whose dielectric characteristics meet the relevant specification. The various models of ceramic capacitors featured in this catalogue comply with the French, European and international standards, the main requirements of which are listed in table 1 below :

Table 1 : Main standard requirements.

FEATURES SPECIFIC TO SPECIAL EUROFARAD PRODUCTS

Product lines meeting standard specifications cover most of current needs. However, the "multiceram" line of capacitors described in this catalogue does not include the full range of "multiceram" production. **EUROFARAD** Engineering Department and Laboratories make all efforts to meet all requirements whether linked to manufacturing microelectronics or special applications, or to specific developments (temperature compensation, VHF, high operating voltage, etc.).

Specific products are obtained by modifying the chemical composition of the dielectric (addition of other products in the barium titanate or the titanium oxide) or changing key manufacturing processes (ceramic forming method, termination plating, lead soldering).

CERAMIC DIELECTRICS DEVELOPED BY EUROFARAD CERAMIC LABORATORY

Class 1 ceramic capacitors for temperature compensation applications.

e.g. : rated temperature coefficients

- k θ 0 ppm (standard NPO or COG types)
- k θ – 150 ppm
- k θ – 750 ppm
- k θ – 1 500 ppm
- k θ + 100 ppm

GENERALITES SUR LES CONDENSATEURS CERAMIQUE

GENERAL INFORMATION ON CERAMIC CAPACITORS

Céramique classe 2, hautes constantes pour circuit de découplage.

Exemples : Constantes diélectriques : 1 800, 4 500, 6 000, 10 000.

Tangente de l'angle de pertes à + 20°C très inférieure à $250 \cdot 10^{-4}$ (valeur typique $100 \cdot 10^{-4}$).

Variations relatives de la capacité en fonction de la température : voir figures 3 et 4.

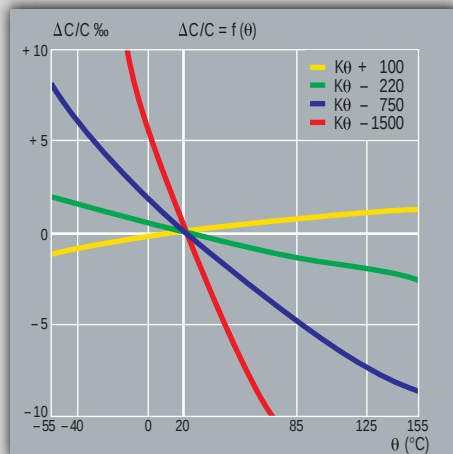


Fig. 3 Diélectriques classe 1, pour compensation de température.
Class 1 dielectrics for temperature compensation applications.

Class 2 high constant dielectrics for by-pass circuit applications.

e.g. : dielectric constants of 1 800, 4 500, 6 000, 10 000.

Loss angle tangent at + 20°C = $250 \cdot 10^{-4}$ maximum ($100 \cdot 10^{-4}$ typical value).

Relative capacitance changes vs temperature are shown in figures 3 and 4 below.

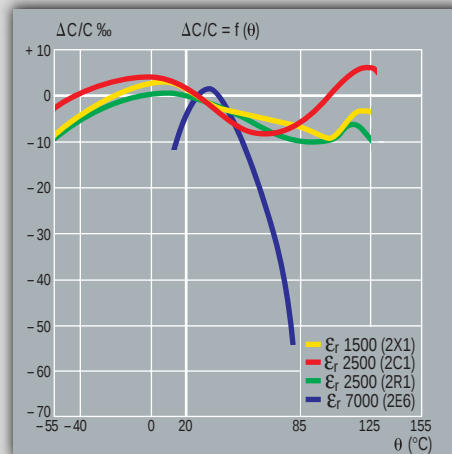


Fig. 4 Diélectriques classe 2, hautes constantes, pour circuits de découplage.
Class 2 high constant dielectrics for by-pass circuit applications.

PROCESSUS DE FABRICATION ET TECHNOLOGIE CHIPS

Après obtention d'une bande céramique par coulage hors poussière, les électrodes en métal précieux sont déposées automatiquement par sérigraphie. La découpe et l'empilement sont réalisés sur des presses à commande programmée.

Les diélectriques de classe 1 (NPO) sont à base d'oxyde de titane (TiO_2) tandis que ceux de la classe 2, 2C1 (BX) ou 2R1 (X7R) sont à base de titanate de baryum (BaTiO_3).

L'addition ou non d'un agent fondant à basse température, sel de bismuth par exemple, confère aux diélectriques, et en particulier ceux de la classe 2, des propriétés différentes qui ont conduit à différencier les deux familles de matériaux (voir page 26) y compris au niveau de la normalisation.

Le bloc monolithique "diélectrique-électrodes métalliques" est obtenu par frittage à haute température. Cette opération, très délicate, est réalisée dans des fours à atmosphère et programme thermique parfaitement définis et contrôlés. C'est là une étape clé pour l'homogénéité et la reproductibilité des caractéristiques électriques des condensateurs.

Après avivage des extrémités des armatures conductrices, la mise en parallèle des condensateurs élémentaires est obtenue par dépôt d'un alliage conducteur essentiellement constitué de métaux précieux.

Un alliage argent-palladium est utilisé pour la métallisation des terminaisons des chips en version standard. L'addition d'un fort pourcentage de palladium renforce la tenue à la corrosion, améliore la liaison avec les électrodes, empêche la diffusion d'argent sous polarisation électrique, diminue la solubilité dans l'étain et les alliages d'étain. Ce dépôt présente typiquement une épaisseur maximale de $60 \mu\text{m}$.

Plus spécifique de la micro-électronique, l'alliage or-platine (en option) présente des propriétés voisines avec une meilleure résistance à la corrosion.

Pour les autres alliages, informations sur demande.

MANUFACTURING PROCESS AND TECHNOLOGY CHIP CAPACITORS

Following casting of a ceramic strip, precious metal electrodes are automatically screen-printed. Dielectric piling and cutting is performed by NC pressing machines.

Class 1 dielectrics (NPO) are mainly made of titanium oxide (TiO_2) whereas class 2, 2C1 (BX) or 2R1 (X7R) are mainly made of barium titanate (BaTiO_3).

The addition or non addition of a chemical agent melting at low temperature (e.g. bismuth salt) determines different properties, particularly in class 2 dielectrics. This led to differentiate the two types of dielectrics (see page 26) in applicable standards.

The monolithic "dielectric-metal electrodes" package is produced by high temperature sintering. This highly critical process is performed in high pressure ovens under perfectly controlled thermal conditions. Sintering is the key to guarantee homogeneity and repeatability of the electrical characteristics of the chips.

After tumbling of conductor terminations, electrical continuity between elementary capacitors is achieved by means of a conductive alloy mainly made of precious metals.

A silver-palladium alloy is used for termination plating of standard chips. The addition of a high percentage of palladium ensures an enhanced protection against corrosion, improves the connection to the electrodes, prevents silver drift caused by electrical polarization, and reduces the solubility in tin metal and tin alloys. Maximum deposit thickness is typically of $60 \mu\text{m}$.

Gold-platinum alloy (optional), that is more specific to microelectronics applications, has comparable properties with even enhanced resistance to corrosion.

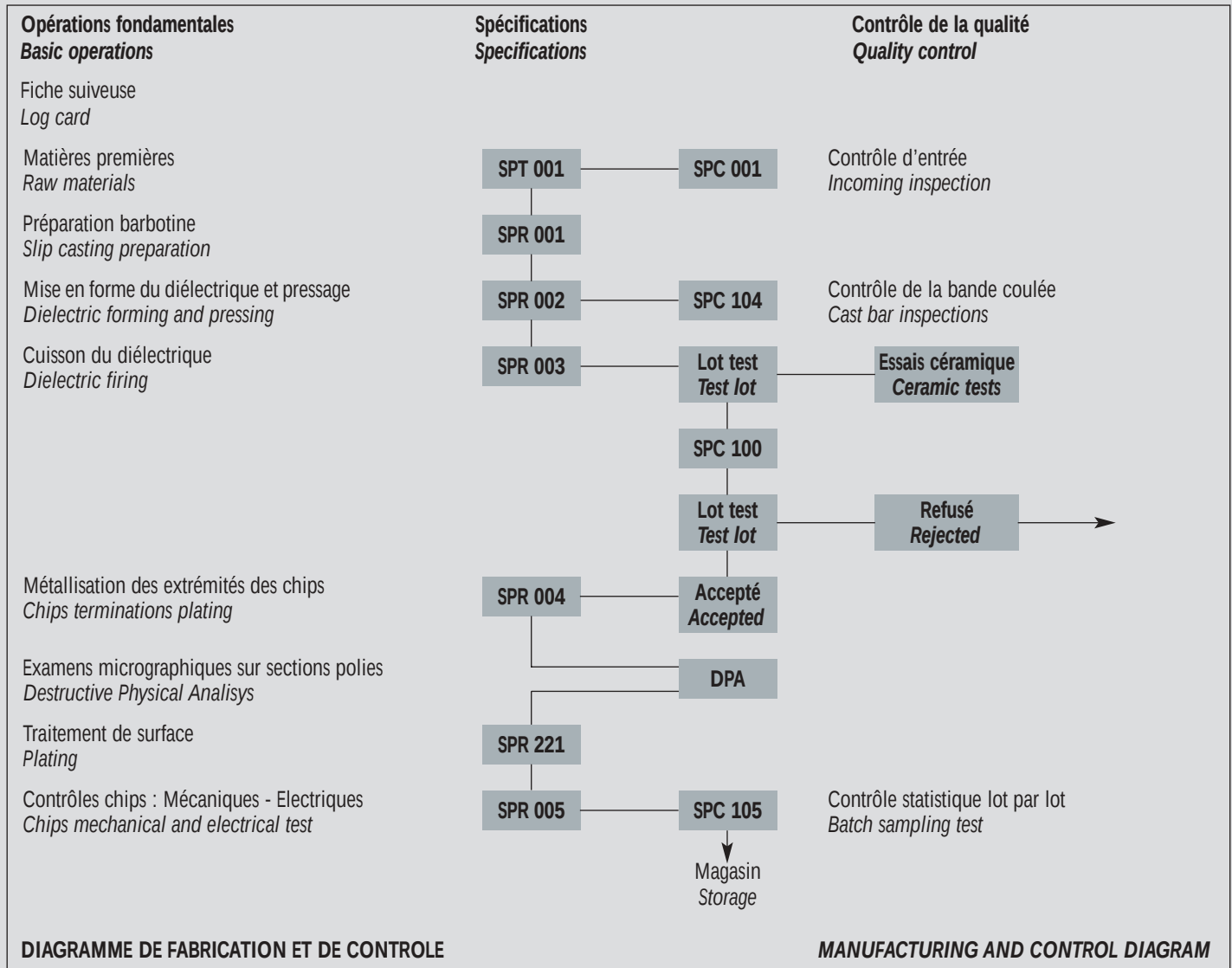
Information on other alloys is available on request.

GENERALITES SUR LES CONDENSATEURS CERAMIQUE

GENERAL INFORMATION ON CERAMIC CAPACITORS

Les principales étapes de fabrication sont rappelées dans le diagramme ci-dessous.

Main manufacturing stages are outlined in the diagram below.



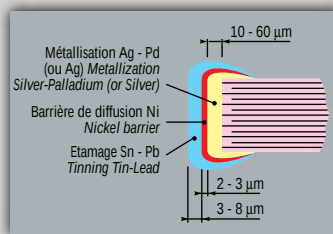
CONDENSATEURS CMS

En standard, les terminaisons des condensateurs chips en version étamée sont généralement protégées par une barrière de diffusion en nickel déposée par un procédé électrolytique.

Cette barrière permet en effet une tenue au démoillage ("leaching") bien supérieure à celle prévue par les normes. En effet, la plupart des normes prescrivent des essais de durée de 5 à 10 secondes à des températures s'échelonnant entre 235 et 260°C. La barrière de nickel permet de garantir une durée minimale de trempé de 1 mn à 260°C en immersion dans un bain étain-plomb 60/40 ou étain-plomb-argent 62/36/2, sans altération sensible de la soudabilité.

Elle autorise donc plusieurs montages ou démontages des chips sur le circuit où ils sont utilisés, ou bien des temps de report longs liés aux techniques de refusion.

La barrière de nickel amplifie toutefois les chocs thermiques. Elle n'est donc pas conseillée pour les tailles de chips supérieures ou égales au format 2528 (C 182, C 282 et la suite, CNC 80 et la suite, CEC X, CNC X et CEC Y, CNC Y) ainsi que pour les bouts de gammes (valeurs de capacité les plus importantes pour une taille de condensateurs donnée) lorsqu'ils doivent être reportés à la vague (voir tableau 7 page 15).



SMD CAPACITORS

Standard tin plated capacitor terminations are generally protected by a nickel diffusion barrier formed by electrolytic deposit.

This barrier gives chip capacitors leaching test performance far exceeding the requirements of all applicable standards, most of them specifying test temperatures ranging from 235 to 260°C for 5 to 10 seconds. The nickel barrier guarantees a minimum resistance to soldering heat for a period of 1 minute at 260°C in a tin-lead (60/40) or tin-lead-silver (62/36/2) bath without noticeable alteration of the solderability.

This feature allows for repeated soldering-unsoldering or long mounting time inherent to reflow techniques.

Due to the amplification of thermal shock effects, the nickel barrier is not recommended for chip sizes equal or greater than format 2528 (C 182, C 282 series, CNC 80 series, CEC X, CNC X and CEC Y, CNC Y) and for high end chips (higher capacitance values for a given chip size) where wave soldering is used for chip mounting (see table 7 page 15).

GENERALITES SUR LES CONDENSATEURS CERAMIQUE

GENERAL INFORMATION ON CERAMIC CAPACITORS

FINITION ELECTROLYTIQUE (ÉTAMAGE, DORURE)

Les techniques du CMS requièrent des manipulations mécaniques et automatisées. Elles imposent des tolérances dimensionnelles que l'étamage traditionnel au bain (suffixe E*) ne peut garantir.

C'est pourquoi **EUROFARAD** réalise un étamage par voie électrolytique (suffixe C*) sur des chips munis d'une barrière de diffusion. Ces condensateurs possèdent ainsi des dimensions très homogènes dans un même lot.

Une version alternative, également disponible en bande, substitue à l'étamage électrolytique (poreux par nature) un étamage compact (suffixe T*) qui permet un temps de stockage plus long, équivalent à celui de l'étamage traditionnel au bain.

Enfin pour certaines applications de haute fiabilité, par exemple dans le domaine spatial, l'étamage peut être substitué par un revêtement or (suffixe G*) également déposé par un procédé électrolytique.

* suffixe E, C, T ou G à préciser à la commande après le nom du modèle.
ex : CNC 2 C - CNC 2 G

Le tableau 2 ci-dessous récapitule les principales caractéristiques de ces différentes terminaisons et de 2 autres terminaisons spécifiques.

Tableau 2 : Terminaisons et conditionnement.

Suffixe Suffix	Nature des terminaisons Termination types	Report Mounting	Conditionnement Packaging	Stockage en ambiance industrielle Storage in industrial environment	Format préférentiels Recommended formats
EFD CECC					
-	F	Argent-Palladium Silver-Palladium	Collage Conductive epoxy bonding Brasage au fer Iron soldering Brasage à la vague Wave soldering	Vrac Bulk Boîtes alvéolées Chips tray package Bobines super 8 ou 12 Tape on reel S 8 or 12	24 mois 24 months Tous formats All formats
H ⁽¹⁾	-	Argent-Palladium + étamage à chaud Dipped on Silver-Palladium	Brasage au fer Iron soldering	Vrac Bulk	24 mois 24 months Formats ≥ 1210
E	K	Barrière de nickel + étamage à chaud Dipped on nickel barrier	Brasage au fer Iron soldering Brasage à la vague Wave soldering	Vrac Bulk	24 mois 24 months Formats ≥ 0805
C	J	Barrière de nickel + étamage électrolytique Electroplated tin on nickel barrier	Brasage au fer Iron soldering Brasage à la vague Wave soldering Phase vapeur Vapor phase Infrarouge Infrared	Vrac Bulk Boîtes alvéolées Chips tray package Bobines super 8 ou 12 Tape on reel S 8 or 12	18 mois 18 months Tous formats All formats
T	K	Barrière de nickel + étamage au trempé Dipped tin on nickel barrier			24 mois 24 months Formats ≥ 0805
G	L	Barrière de nickel + dorure Gold on nickel barrier	Collage Conductive epoxy bonding Brasage Soldering Bonding Wire bonding	Boîtes alvéolées Chips tray package Bobines super 8 ou 12 Tape on reel S 8 or 12	36 mois 36 months Tous formats All formats

(1) Limité aux formats ≥ 1210. Avec cette terminaison les retouches sont très difficiles (absence de barrière de nickel).

Les versions avec barrière de nickel sont fortement déconseillées pour les formats > 2225.

Les éléments présents dans ce tableau appellent les commentaires ci-après :

ESSAIS D'ENVIRONNEMENT

Les condensateurs chips céramique, destinés au montage en surface, sont conçus pour répondre aux essais des normes **CECC 32100** et **NF C 93133**, qui incluent les essais suivants, en accord avec les normes **NF C 20700** et **CEI 68** :

- Aptitude au report : soudabilité **NF C 20758**, 260°C, bain 62/36/2
- Adhérence : force de 5N
- Vibrations : essai de fatigue **NF C 20706**, 20 g, 10 Hz à 2 000 Hz, 12 cycles de 20 mn
- Variations rapides de température : **NF C 20714**, - 55°C + 125°C, 5 cycles
- Essai combiné climatique : **CEI 68-2-38**
- Chaleur humide : **NF C 20703**, 93 %, H.R., 40°C
- Endurance : 1 000 h, 1,5 U_{RC}, 125°C.

ELECTROLYTIC TINNING (OR GOLD-PLATING)

Surface mounting techniques require precise and automatic handling. They imply dimensional tolerances that cannot be met by traditional tinning by dipping (suffix E*).

That is why electrolytic tinning (suffix C*) is performed by **EUROFARAD** on chips with a nickel barrier to ensure accurate chip dimensions throughout the same batch.

An alternative version, also available in tape packaging, features compact tinning (suffix T*) instead of electrolytic tinning (inherently porous) for extended storage period equivalent to tinning by dipping.

For high reliability requirements (e.g. space applications), gold-plating by electrolytic process (suffix G*) substitutes to tinning.

* suffix E, C, T or G to be specified on order after chip designation.
e.g. : CNC 2 C, CNC 2 G.

Table 2 below presents the main characteristics of the terminations described above, plus two specific terminations.

Table 2 : Terminations and packaging.

(1) The use of suffix H termination chips is limited to formats from 1210 as rework is very difficult (no nickel barrier) on lower formats.

Versions with a nickel barrier are unsuitable for formats above 2225.

Comments related to table 2 above are added below :

ENVIRONMENTAL TESTS

Ceramic chip capacitors for SMD are designed to meet test requirements of **CECC 32100** and **NF C 93133** standards as specified below in compliance with **NF C 20700** and **CEI 68** standards :

- Solderability : **NF C 20758**, 260°C, bath 62/36/2
- Adherence : 5N force
- Vibration fatigue test : **NF C 20706**, 20 g, 10 Hz to 2000 Hz, 12 cycles of 20 mn each
- Rapid temperature change : **NF C 20714**, - 55°C to + 125°C, 5 cycles
- Combined climatic test : **CEI 68-2-38**
- Damp heat : **NF C 20703**, 93 %, H.R., 40°C
- Endurance test : 1 000 hours, 1,5 U_{RC}, 125°C.

GENERALITES SUR LES CONDENSATEURS CERAMIQUE

GENERAL INFORMATION ON CERAMIC CAPACITORS

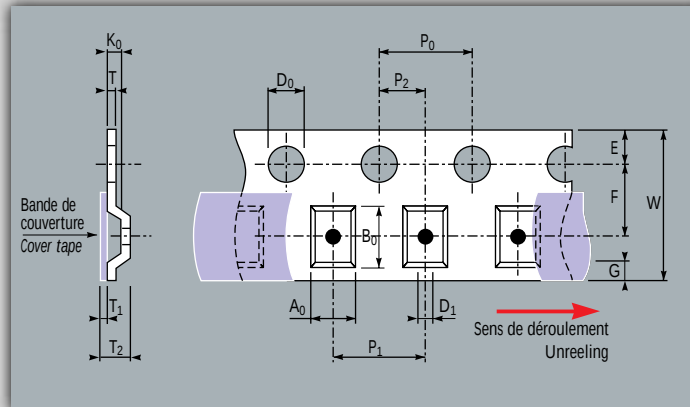
CONDITIONNEMENT ET STOCKAGE

CONDITIONNEMENT

Les condensateurs chips pour CMS peuvent être livrés, conditionnés de différentes manières :

- en vrac,
- en boîtes alvéolées,
- en film :
 - Super 8 (S 8),
 - Super 12 (S 12).

Les caractéristiques de ces films sont détaillées dans la figure et les tableaux 3 et 4.



PACKAGING AND STORAGE

PACKAGING

SMD chip capacitors can be supplied in the following packaging types :

- bulk,
- chips tray package,
- Super 8 reel (S 8 variant),
- Super 12 reel (S 12 variant).

Tape reel packages are outlined in the drawing below and in tables 3 and 4.

Tableau 3 : Caractéristiques dimensionnelles des films Super 8 ou Super 12.

Table 3 : Dimensional characteristics of Super 8 or Super 12 films.

Conditionnement	S 8	S 12	Packaging	
Formats	0805 - 1210 - 1206 0603 - 0403	1812 - 2220	Formats	
Modèles normalisés	CEC 2 - CNC 2 CEC 4 - CNC 4 CEC 12 - CNC 12 CEC 14 - CNC 14 CEC 17 - CNC 17	CEC 6 - CNC 6 CEC 7 - CNC 7	Standard model	
W Largeur de la bande	$8 \pm 0,3$	$12 \pm 0,3$	Film Width	W
T Epaisseur de la bande d'entraînement	0,6 max.	0,6 max.	Band thickness	T
T₁ Epaisseur de la bande de couverture	0,05	0,05	Cover tape thickness	T₁
T₂ Epaisseur totale	2,5 max.	4,5 max.	Total thickness	T₂
P₀ Pas des perforations d'entraînement	$4 \pm 0,1$	$4 \pm 0,1$	Hole spacing	P₀
D₀ Diamètre	$1,5^{+0,1}_0$	$1,5^{+0,1}_0$	Diameter	D₀
E Distance	$1,75 \pm 0,1$	$1,75 \pm 0,1$	Distance	E
F Distance (centre à centre)	$3,5 \pm 0,05$	$5,5 \pm 0,05$	Distance (centre to centre)	F
G Distance	0,75 min.	0,75 min.	Distance	G
P₂ Dimension (centre à centre)	$2 \pm 0,05$	$2 \pm 0,05$	Dimension (centre to centre)	P₂
D₁ Diamètre	1 min.	1,5 min.	Diameter	D₁
P₁ Pas des compartiments	$4 \pm 0,1$	4 ou $8 \pm 0,1$	Cell spacing	P₁

Les dimensions K_0 , A_0 et B_0 sont choisies de telle façon que le chips ne puisse pas changer d'orientation à l'intérieur du compartiment.

Dimensions K_0 , A_0 and B_0 are designed to prevent any orientation change of the chips into the cells.

Les bandes de condensateurs sont enroulées sur bobine conformément à la publication CEI 286.3 de 1991. Les quantités par bobine sont les suivantes :

Films are delivered on reels in compliance with document CEI 286.3 dated 1991. Maximum quantities per reel are as follows :

- Super 8 - Ø 180 : 2 500 pièces maximum
 - Super 8 - Ø 330 : 10 000 pièces maximum
 - Super 12 - Ø 180 : 1 000 pièces maximum
- 250 pièces minimum

- Super 8 - Ø 180 : 2 500 chips
 - Super 8 - Ø 330 : 10 000 chips
 - Super 12 - Ø 180 : 1 000 chips
- 250 chips minimum

Le marquage de la bobine est conforme aux exigences de la norme CECC 32100, à savoir :

Reel marking complies with CECC 32100 standard :

- Modèle,
- Capacité nominale,
- Tolérance sur la capacité,
- Tension nominale,
- N° de lot.

- Model,
- Rated capacitance,
- Capacitance tolerance,
- Rated voltage,
- Batch number.

GENERALITES SUR LES CONDENSATEURS CERAMIQUE

GENERAL INFORMATION ON CERAMIC CAPACITORS

Tableau 4 : Caractéristiques dimensionnelles des boîtes alvéolées.

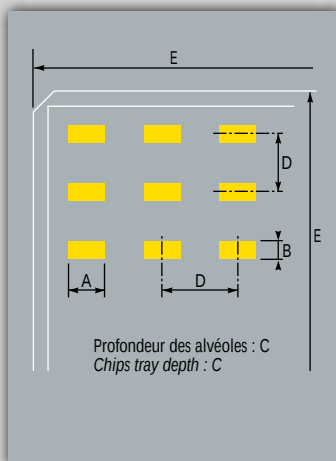


Table 4 : Dimensional characteristics of chips tray packages.

Formats Formats	Modèles Models	Nb de chips par boîte Nr. of chips/package	Chips orientés Oriented chips	Dimensions				
				A	B	C	D	E
0402	CEC 19 - CNC 19	100	Non/No	Ø 3,02		1,65	4,24	50,8
0403	CEC 17 - CNC 17	100	Non/No	Ø 3,02		1,65	4,24	50,8
0504	CEC 1 - CNC 1	100	Oui/Yes	1,5	1,14	0,89	4,24	50,8
0603	CEC 14 - CNC 14	340	Oui/Yes	2,54	1,52	1,14	4,24	50,8
0805	CEC 2 - CNC 2	100	Oui/Yes	2,54	1,52	1,14	4,24	50,8
1206	CEC 12 - CNC 12	100	Non/No	3,56	3,56	1,52	4,24	50,8
1210	CEC 4 - CNC 4	100	Oui/Yes	3,56	3,56	1,52	4,24	50,8
1812	CEC 6 - CNC 6	100	Non/No	6,35	6,35	3,3	8,76	101,6
		25	Oui/Yes	6,1	6,73	1,78	8,76	50,8
2220	CEC 7 - CNC 7	100	Oui/Yes	6,35	6,35	3,3	8,76	101,6
		25	Oui/Yes	6,1	6,73	1,78	8,76	50,8

STOCKAGE DES CONDENSATEURS CHIPS

CONDENSATEURS CHIPS A TERMINAISONS ETAMEES OU NON ETAMEES

Le stockage doit être effectué dans un environnement sec à température de l'ordre de 20°C ; humidité relative < 50 % ou de préférence dans un conditionnement avec dessiccant.

STOCKAGE EN AMBIANCE INDUSTRIELLE :

- 2 ans pour les terminaisons étamées au trempé,
- 1 an et demi pour les terminaisons étamées par procédé électrolytique,
- 2 ans pour les terminaisons non étamées,
- 3 ans pour les terminaisons dorées.

STOCKAGE EN AMBIANCE CONTROLEE :

Sous azote neutre (azote sec) :

- 4 ans pour les composants à terminaison étamées au trempé ou "électrolytique",
- 4 ans pour les composants à terminaisons non étamées,
- 5 ans pour les composants à terminaisons dorées.

Les durées de stockage doivent être considérées à partir du jour de la livraison et non du jour correspondant au numéro de lot de fabrication. En effet, les tests effectués en contrôle final (soudabilité, résistance à la chaleur de soudage) permettent de prononcer l'aptitude au report des composants livrés.

REPORT DES CHIPS

Pour le report des chips sur les circuits électroniques, il convient de distinguer 2 grands types de procédés :

- les techniques de la micro-électronique pour lesquelles des informations complémentaires sont détaillées dans le tableau 5,
- les méthodes faisant appel à des brasures tendres désignées communément par le terme générique de méthodes CMS.

FIXATION DES CHIPS EN MICRO-ELECTRONIQUE

Parmi les méthodes de fixation figurant dans le tableau 5 page 13, certaines techniques sont évolutives. Informations complémentaires sur demande.

STORAGE OF CHIP CAPACITORS

TINNED OR NON TINNED CHIP CAPACITORS

Storage must be in a dry environment at a temperature of 20°C with a relative humidity below 50 %, or preferably in a packaging enclosing a desiccant.

STORAGE IN INDUSTRIAL ENVIRONMENT :

- 2 years for tin dipped chip capacitors,
- 18 months for tin electroplated chip capacitors,
- 2 years for non tinned chip capacitors,
- 3 years for gold plated chip capacitors.

STORAGE IN CONTROLLED NEUTRAL NITROGEN ENVIRONMENT :

- 4 years for tin dipped or electroplated chip capacitors,
- 4 years for non tinned chip capacitors,
- 5 years for gold plated chip capacitors.

Storage duration should be considered from delivery date and not from batch manufacture date. The tests carried out at final acceptance stage (solderability, susceptibility to solder heat) enable to assess the compatibility to surface mounting of the chips.

SURFACE MOUNTING OF CHIP CAPACITORS

Two main types of surface mounting process have been developed :

- the techniques for microelectronics featured in table 5,
- the soldering methods usually designated SMD methods.

CHIP MOUNTING IN MICROELECTRONICS

Among the methods featured in table 5 page 13, some techniques are evolving by nature. Further details available on request.

GENERALITES SUR LES CONDENSATEURS CERAMIQUE

GENERAL INFORMATION ON CERAMIC CAPACITORS

Tableau 5 : Techniques de report micro-électronique.

Table 5 : Surface mounting in microelectronics.

Méthode de report <i>Mounting method</i>	Alliages préconisés (Ordre préférentiel) <i>Recommended alloys</i> (Preferential order)	Connexions électriques <i>Electrical connections</i>	Utilisation sur circuits <i>Applications</i>	
			Couches minces <i>Thin-film</i>	Couches épaisses <i>Thick-film</i>
Soudage par refusion d'étain <i>Melted tin soldering</i>	Ag-Pd, Au-Pt	Par soudage <i>Soldering</i>	Assez courante <i>Fairly used</i>	Très courante <i>Mostly used</i>
Par colle conductrice <i>By conducting bonding agent</i>	Ag-Pd + recharge Au Ag-Pd, Au-Pt	Par colle <i>Bonding agent</i>	Assez courante <i>Fairly used</i>	Courante <i>Currently used</i>
Par colle isolante (résine époxy par exemple) <i>Insulating resin</i> (epoxy for example)	Ag-Pd + recharge Au Au-Pt	Par fils aluminium soudure par ultra-sons <i>Aluminium wires ultrasonic bonding</i>	Courante <i>Currently used</i>	Possible <i>Possible</i>
	Ag-Pd + recharge Au Ag-Pd, Au-Pt	Par fils d'or soudure par thermocompression <i>Gold wires thermal compression</i>	Courante <i>Currently used</i>	Possible <i>Possible</i>

La méthode de report par refusion d'étain peut être commune avec les techniques CMS, mais étant plus spécifique à la micro-électronique, les précautions de mise en œuvre sont présentées dans ce chapitre. Le brasage au fer, quant à lui, fait l'objet de recommandations particulières exposées ci-dessous.

SOUDEGE PAR REFUSION D'ETAIN

La soudure par refonte d'alliage d'étain convient pour circuits couches épaisses et pour circuits couches minces.

PROCESSUS DE FIXATION DES CHIPS SUR LE SUBSTRAT PAR REFONTE D'ETAIN

- Après nettoyage, "fluxer" les chips et le substrat.
- Les chips étamés ou non, sont mis en place.
- L'ensemble chips-substrat est placé dans l'équipement de soudure (éviter toute agitation d'air ou vibration mécanique) qui doit permettre de faire un préchauffage à environ 120°C. Le temps de fusion doit être < 10 s de façon à éviter la dissolution des métallisations pour les pièces non munies d'une barrière nickel et peut atteindre 30 s dans les autres cas. Le profil de température doit tenir compte de l'inertie thermique des divers éléments du circuit.
- La vitesse de descente en température doit être assez faible (70°C/mn sont recommandés) de façon à éviter tout choc thermique. Après refroidissement, nettoyer le circuit dans un solvant convenable.

BRASAGE DES CONDENSATEURS CERAMIQUE AU FER

PROCESSUS OPERATOIRE CONSEILLE :

- Utiliser un substrat avec des plages de report assez grandes pour que l'on puisse y placer côte à côte une extrémité du condensateur céramique et la panne du fer sans que cette dernière ne touche le composant,
- placer le(s) composant(s) sur les plages de report,
- porter l'ensemble substrat-condensateur en température jusqu'à ce que le condensateur soit à une température de 100°C à 110°C minimale (opération de préchauffage),
- poser la panne du fer à souder (panne plate de préférence) sur la plage de report **sans toucher le condensateur**. Utiliser un fer régulé (température recommandée 270°C ± 10°C) de puissance maximale 50 watts,
- laisser la panne sur la plage métallisée quelques secondes afin d'en augmenter localement la température,
- prendre un fil de brasure à flux incorporé et le poser à l'extrémité de la panne du fer. Utiliser de préférence un alliage Sn-Pb-Ag 62/36/2,
- attendre que le congé de brasure se forme sur la terminaison du condensateur,
- retirer alors fer et fil,
- attendre quelques minutes pour que l'ensemble substrat-condensateur redescende à la température de préchauffage,
- procéder au brasage de la 2ème terminaison en procédant de la même manière que pour le premier côté,
- laisser refroidir doucement la pièce soudée pour éviter tout choc thermique.

Remelt tin soldering method may be common to SMD techniques though being more specific to microelectronics applications. Precautions for remelt tin soldering are detailed below. Recommendations for iron soldering are specified hereafter.

REMELT TIN SOLDERING

Remelt tin soldering is suited to thick and thin film circuits.

REMELT TIN SOLDERING METHOD FOR SUBSTRATE CHIP MOUNTING

- After cleaning, the chips and substrate are fluxed.
- Tinned or non tinned chips are positioned on the substrate.
- Chips-substrate assembly is placed in the soldering machine (make sure that the machine is not exposed to rough air or vibrations). Preheating temperature should be set to settle at about 120°C. Exposure to melting must be less than 10 s to avoid metal plating dissolution on components not provided with a nickel barrier or up to 30 s in other cases (temperature cycling must take into account the thermal inertia of all circuit elements).
- Temperature drop rate must be rather low (in the order of 70°C/minute recommended) in order to avoid any thermal shock. After cooling, the circuit is cleaned using any appropriate solvent.

IRON SOLDERING OF CERAMIC CAPACITORS

RECOMMENDED PROCESS :

- The substrate must have metalised areas of adequate spacing and dimensions to enable placement of the ceramic capacitors and iron soldering with the pane not touching component body,
- place the component(s) on the mounting area(s),
- apply heating to capacitor-substrate assembly until the temperature settles at 100°C to 110°C minimum (preheating phase),
- place the iron pane (flat pane preferably) on to the mounting area **without touching the component**. Use a temperature controlled (270°C ± 10°C recommended) soldering iron of 50 watts maximum,
- leave the pane on the metalised area for a few seconds in order to locally increase the temperature,
- take a flux-solder wire and place it at the tip of the iron pane. Preferably use a Sn-Pb-Ag alloy (62/36/2),
- wait until the "congé de brasure" is formed on capacitor termination.
- remove the soldering iron and wire,
- wait a few minutes until capacitor-substrate assembly temperature has dropped to preheating temperature (100 to 110°C),
- repeat the sequence above for other terminations,
- allow for soldered assembly to cool down slowly so as to avoid any thermal shock.

GENERALITES SUR LES CONDENSATEURS CERAMIQUE

GENERAL INFORMATION ON CERAMIC CAPACITORS

LE REPORT CMS

QUE SIGNIFIE CMS ?

Le terme CMS indique la caractéristique d'un Composant destiné à être Monté en Surface d'un circuit, cette implantation pouvant se faire sur ou sous le circuit imprimé, ce qui implique des sollicitations thermiques et mécaniques lors de l'opération de soudage du composant et donc des cycles de soudages adaptés.

METHODES DE REPORT

Elles sont essentiellement au nombre de trois :

- le soudage à la vague (simple ou double vague),
- la refusion phase vapeur,
- la refusion infrarouge.

Des méthodes moins courantes (soudage par air chaud, refusion à la plaque) peuvent aussi être utilisées dans des cas spécifiques. Le brasage au fer peut également être utilisé, mais le plus souvent pour des opérations de retouches.

Les essais "après report" (nature du substrat, composition de la soudure, température, nettoyage) et l'aptitude des chips au report par soudage, essai "de soudabilité" sont spécifiés dans la norme **CECC 30100**.

CHOIX DU SUBSTRAT DE REPORT

Le coefficient de dilatation thermique du substrat doit être voisin de celui des céramiques diélectriques (10 à 12 ppm/°C). Doivent en outre être évités les substrats à coefficient de dilatation anisotrope.

Les substrats céramique à base d'alumine (au moins 80 % et plus généralement 92 à 96 %) sont idéaux pour les applications hybrides.

Pour les CMS proprement dits, les substrats époxy sont les plus utilisés, en particulier lorsque le report des composants est effectué "à la vague". Mais, à cause des caractéristiques thermiques de ces matériaux, il est souvent souhaitable de leur substituer des circuits moins agressifs (polyamide ou, cas idéal, Téflon).

En tout état de cause, seule une étude spécifique, au cas par cas, permet de choisir le substrat idéal.

PLAGES D'ACCUEIL POUR LE REPORT DES CHIPS

La définition de ces plages est fondamentale :

- pour la qualité du report proprement dit,
- pour l'amplitude des contraintes thermomécaniques appliquées au condensateur lors du report ou en fonctionnement sur équipement.

Les plages d'accueil métallisées des circuits doivent donc présenter un espacement et une surface convenables pour être compatibles avec les performances attendues, la précision de placement et la technique de soudage. Elles doivent également permettre un contrôle aisé. C'est pourquoi, si de nombreuses variations sont possibles, nous recommandons de les faire dépasser des extrémités du condensateur d'environ 0,5 mm.

De plus, tout en restant dans les tolérances, la longueur et la largeur d'un condensateur peuvent être supérieures aux dimensions théoriques et les contraintes subies par un composant, lors de cyclages thermiques ou de déformations mécaniques, sont d'autant plus importantes que la zone d'accueil est plus large.

C'est l'intégration de ces différents facteurs qui a régi le calcul des dimensions figurant dans le tableau 6 ci-après.

SMD MOUNTING

WHAT IS THE MEANING OF SMD ?

SMD (Surface Mounting Device) is used for a component designed to be mounted on the surface of a circuit, the component being placed on or underside the printed circuit board. The soldering process causes heavy thermal and mechanical stresses, thus requiring precise thermal cycles for soldering.

MOUNTING METHODS

There are essentially three methods :

- wave soldering (single or dual wave),
- vapor phase reflow,
- infrared reflow.

Other soldering techniques are used to a lesser extent (hot air soldering, plate reflow) for specific cases. Iron soldering is also used, generally for rework.

Post-mounting tests (substrate, solder composition, temperature, cleaning) and chips solderability are specified in **CECC 30100** standard.

SUBSTRATE CHARACTERISTICS

The thermal expansion factor of the substrate must be close to the thermal expansion factor of ceramic dielectrics (10-12 ppm/°C). Substrates featuring anisotropic expansion factors are unsuitable.

Ceramic substrates containing at least 80 % (usually 92 to 96 %) of aluminum oxide are ideally suited for hybrid applications.

For SMD components proper, epoxy substrates are the most currently used, particularly for wave soldering. Due to the thermal features of epoxy, it is suitable to replace epoxy substrates by less aggressive materials such as polyamide or, ideally, Teflon.

In any case, it is recommended to carry out a specific analysis, on a case by case basis, to select the ideal substrate.

CHIP SURFACE MOUNTING FOOTPRINTS

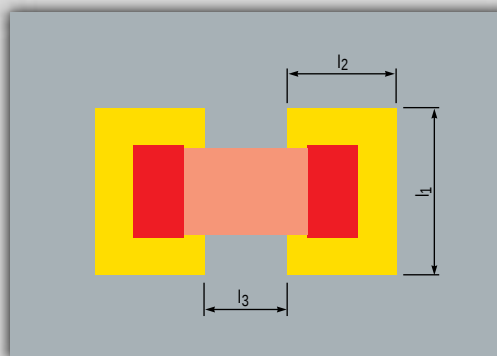
The definition of footprints is essential for :

- mounting quality,
- the magnitude of thermo-mechanical constraints undergone by the capacitor on mounting or under normal operating conditions.

Metalised areas of proper spacing and dimensions are required to be consistent with expected performance, placement accuracy and soldering requisites. In addition, metalised areas must enable easy inspection. Although many footprint variants are possible, it is recommended that the footprints be oversized by approximately 0.5 mm beyond capacitor terminations.

Furthermore, because of tolerances, it is to be kept in mind that the effective length or width of a capacitor can exceed its theoretical dimension. In addition, it must be acknowledged that the wider the footprints, the greater the stresses when the chip is submitted to thermal cycling or mechanical strains.

All these factors have been taken into account in the dimensions listed in table 6 below.



GENERALITES SUR LES CONDENSATEURS CERAMIQUE

GENERAL INFORMATION ON CERAMIC CAPACITORS

Tableau 6 : Plages d'accueil recommandées pour les chips.

Il faut également garder en mémoire :

- que la hauteur du joint de soudure doit être de l'ordre de $\frac{1}{2}$ à $\frac{2}{3}$ de la hauteur du chip pour limiter les contraintes mécaniques et thermiques,
- que la hauteur du joint de soudure dépendra, entre autres, de la quantité de soudure déposée sur les plages d'accueil pour une soudure par refusion et du réglage de la vague pour une soudure à la vague,
- que le nettoyage après report est primordial pour les propriétés électriques et la fiabilité.

Lorsque les formats deviennent très importants, il est recommandé d'équiper les condensateurs de rubans qui absorberont les différentes contraintes thermomécaniques. Les plages d'accueil conseillées pour les modèles à rubans sont les suivantes :

Tableau 6 bis : Plages d'accueil recommandées pour les condensateurs à rubans.

SOUDEUSE

La céramique est un matériau par nature assez fragile, aussi bien mécaniquement que thermiquement. Les désaccords de propriétés physiques et thermiques entre les condensateurs, les substrats et les soudures, dans le cas de composants discrets, sont "absorbés" par les connexions. Ils sont au contraire amplifiés dans le cas de condensateurs montés en surface.

LES TECHNIQUES DE BRASAGE

Pour des raisons de productivité, le brasage par passage dans une vague est le plus souvent choisi. Mais cette technique :

- contrairement aux autres méthodes de brasage, implique un contact direct et brutal entre le composant et l'alliage en fusion. Ce qui crée un choc thermique important qui dans les cas les plus sensibles (grand nombre d'électrodes, faible épaisseur diélectrique, grands formats) conduit à la fissuration pure et simple du condensateur multicouche,
- nécessite de coller avant brasage le condensateur par une résine isolante qui amplifie, lors du report, puis en utilisation, les contraintes thermomécaniques.

C'est pourquoi le brasage à la vague est fortement déconseillé pour les "bouts de gamme".

Le tableau 7, ci-après, présente, pour la classe 2, les valeurs à partir desquelles **EUROFARAD** déconseille un report à la vague.

Tableau 7 : Valeurs de capacité non adaptées à un report à la vague.

Suffixe Suffix	Brasage à la vague déconseillé Wave soldering unsuitable	Formats Formats	Suffixe Suffix	Brasage à la vague déconseillé Wave soldering unsuitable	Formats Formats	Suffixe Suffix	Brasage à la vague déconseillé Wave soldering unsuitable	Formats Formats
- E C G - T	16 V _{CC} C _R ≥ 100 nF 25 V _{CC} C _R ≥ 68 nF 50/63 V _{CC} C _R ≥ 33 nF 100 V _{CC} C _R ≥ 10 nF	0805	- E C G - T	16 V _{CC} C _R ≥ 220 nF 25 V _{CC} C _R ≥ 150 nF 50/63 V _{CC} C _R ≥ 82 nF 100 V _{CC} C _R ≥ 18 nF	1206	- E C G - T	16 V _{CC} C _R ≥ 470 nF 25 V _{CC} C _R ≥ 330 nF 50/63 V _{CC} C _R ≥ 180 nF 100 V _{CC} C _R ≥ 47 nF	1210
- E C G - T	16 V _{CC} C _R ≥ 820 nF 25 V _{CC} C _R ≥ 560 nF 50/63 V _{CC} C _R ≥ 220 nF 100 V _{CC} C _R ≥ 100 nF		- E C G - T	Toutes valeurs Classe 2 All values Class 2		- E C G - T		

Table 6 : Recommended dimensions for chip footprints.

One must also comply with the following requisites :

- the height of the solder joint should be $\frac{1}{2}$ to $\frac{2}{3}$ of the chip height to limit the susceptibility to thermal and mechanical stresses,
- the height of the solder joint depends on the amount of solder deposited on the footprint where reflow is used and on the wave

parameters where wave soldering is used,

- post-mounting cleaning is vital to electrical properties and reliability of the chip.

Where bigger substrate formats are required, it is recommended to use components with ribbon terminations so as to absorb thermo-mechanical strains. Recommended footprint dimensions for ribbon capacitors are listed in the table below.

Table 6 bis : Recommended footprint dimensions for ribbon capacitors.

SOLDERING

Ceramic is a rather fragile material when considering both thermal and mechanical aspects. Differences in the physical and thermal properties

of capacitors, substrates and solders are attenuated by the connections where discreet components are used. On the contrary, these differences are increased where SMD components are used.

SOLDERING TECHNIQUES

Wave soldering is the most currently used technique for productivity reasons :

- contrary to other methods, direct and sudden contact of the component and melted solder alloy is inherent to wave soldering. This heavy thermal shock is capable to cause physical damages to multilayer capacitors, e.g. cracking in the most critical cases (large number of electrodes, thin dielectrics, big formats),
- in addition, wave soldering requires to maintain the capacitors by means of an insulating resin which increases the thermo-mechanical strains both on soldering and under operating conditions.

That is why wave soldering is definitely unsuitable for the higher ends of capacitor ranges.

Table 7 below specifies the minimum values from which wave soldering is unfit for SMD capacitors.

Table 7 : Capacitance values incompatible with wave soldering.

GENERALITES SUR LES CONDENSATEURS CERAMIQUE

GENERAL INFORMATION ON CERAMIC CAPACITORS

Pour minimiser les risques liés à la soudure à la vague, il est recommandé de suivre un cycle permettant un préchauffage adapté et un refroidissement aussi lent que possible. Un profil type est présenté figure 7.

Les autres techniques de report, essentiellement infrarouge ou phase vapeur entraînant des contraintes thermomécaniques moins importantes que celles générées par la vague, doivent donc être préférées dans les applications de haute fiabilité.

Sur les figures 5 et 6 sont présentés les cycles recommandés pour ces 2 méthodes.

To minimize the risks inherent in wave soldering, it is recommended to apply a thermal cycle with appropriate preheating and cooling to the lowest possible rate. A typical thermal cycle profile is represented in figure 7.

Other surface mounting techniques, essentially infrared and vapor phase reflow, are preferred for high reliability applications as inherent thermo-mechanical strains are lower than those inherent to wave soldering.

Figures 5 and 6 show the cycles recommended for vapor phase reflow and IR reflow.

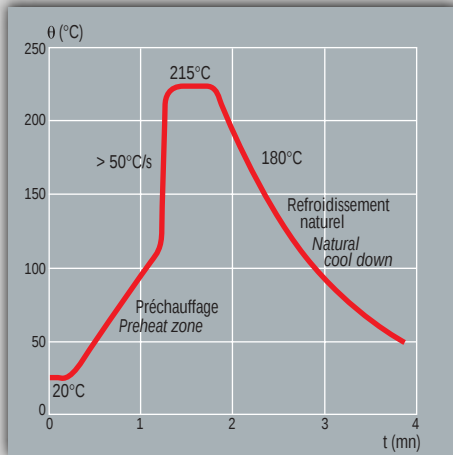


Fig. 5 Profil recommandé pour refusion phase vapeur.
Recommended vapor phase reflow profile.

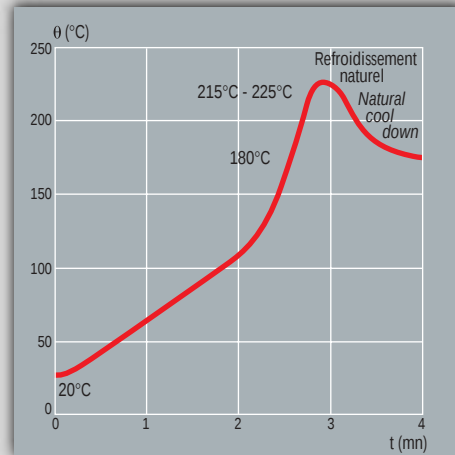


Fig. 6 Profil recommandé pour refusion infrarouge.
Recommended IR reflow profile.

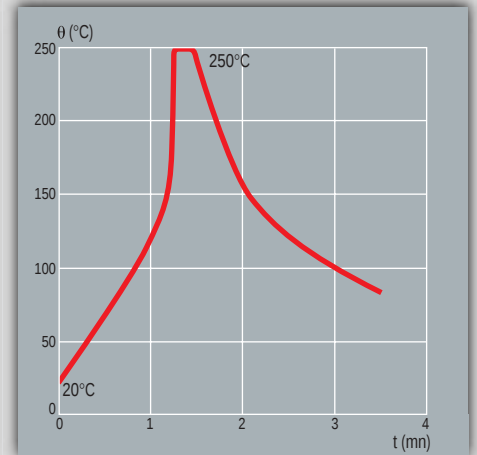


Fig. 7 Profil recommandé pour soudure à la vague.
Recommended wave soldering profile.



Machine de dépôt sous vide

Sputtering system



Essais de vibrations

Vibration tests